

MOUNTING STRUCTURE OF WIRING BOARD

Patent Number: JP2001077527
Publication date: 2001-03-23
Inventor(s): AZUMA MASAHIKO; KAWAI SHINYA; TOKUMITSU YOSHITERU
Applicant(s): KYOCERA CORP
Requested Patent: ☐ JP2001077527
Application Number: JP19990245352 19990831
Priority Number(s):
IPC Classification: H05K3/34; H01L23/12; H05K1/18; H05K3/28
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide the connection structure of a wiring board which can firmly maintain stable connection condition of the wiring board to an external circuit board and decides extending over a long period and also maintain heat radiation of the wiring board and external circuit board.

SOLUTION: For this connection structure, a wiring board (package for storage of a semiconductor element, where a metallized layer 2 is made on the surface or inside a quadrangular ceramic insulating substrate 1 and also a first connection pad 3 is made on the rear, and an external circuit board C where a second connection pad 6 is made on the surface are mounted by brazing the first connection pad 3 and the second connection pad 6 via a plurality of connection terminals 4 consisting of solder, and the peripheral surface of the connecting terminal 4a positioned at the corner at least from among plural connection terminals 4 is covered with a nonconductive resin 12 layer 10 -150 μ m of cover thickness.

Data supplied from the esp@cenet database - 12

(5) IntCl ⁷	識別記号	FI	ナント(参考)
H05K 3/34	511	H05K 3/34	511
H01L 23/12		1/18	5E314
H05K 1/18		3/28	L 5E319
			B 5E336
			F

審査請求 未請求 請求項の数 2 OL (全 7 頁)

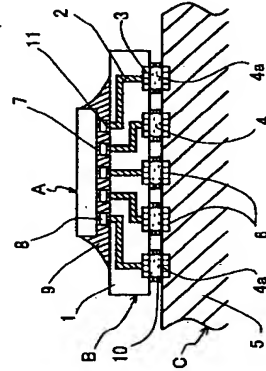
(21) 出願番号	特願平11-24532	(71) 出願人	00006833 京セラ株式会社 京都府京都市伏見区竹田島野殿町6番地
(22) 出願日	平成11年8月31日(1999.8.31)	(72) 発明者	東 昌彦 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
		(72) 発明者	川井 信也 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
		(72) 発明者	徳綱 良昭 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(54) 【発明の名称】 配線基板の製造方法

(57) 【要約】

【課題】 配線基板を外部回路基板に対して、強固に且つ長期にわたり安定した接続状態を維持できるとともに、配線基板および外部回路基板の放熱性を維持できる配線基板の接続構造を提供する。

【解決手段】 四角形状のセラミック絶縁基板1の表面または内部にメタライズ配線層2を形成し、かつ裏面に第一の接続パッド3を形成してなる配線基板(半導体素子収納用パッケージ)Bと、表面に第二の接続パッド6が形成された外部回路基板Cとを第一の接続パッド3と第二の接続パッド6とを半田からなる複数の接続端子4を介してろう付して接続し、かつ複数の接続端子4のうち、少なくとも角部に位置する接続端子4aの外面表面を被覆厚み10〜150μmの非導電性樹脂12層にて被覆する。



【特許請求の範囲】

【請求項1】 四角形状の絶縁基板の表面および/または内部にメタライズ配線層を形成し、かつ裏面に第一の接続パッドを形成してなる配線基板と、表面に第二の接続パッドが形成された外部回路基板と、を前記第一の接続パッドと前記第二の接続パッドとを半田からなる複数の接続端子を介してろう付して接続せしめる接続構造において、前記複数の接続端子のうち、少なくとも角部に位置する接続端子の外面表面を被覆厚みが10〜200μmの非導電性樹脂にて被覆したことを特徴とする配線基板の接続構造。

【請求項2】 前記非導電性樹脂のヤング率が1〜30GPaであることを特徴とする請求項1の配線基板の接続構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えばセラミックやガラスセラミックあるいは有機樹脂を含有する絶縁基板とメタライズ配線層により形成され、かつ接続端子を具備する半導体素子収納用パッケージなどの配線基板を、例えばプリント基板等の外部回路基板の表面に接続した配線基板の接続構造に関するものである。

【0002】

【従来技術】 配線基板はセラミック、ガラスセラミックまたは有機樹脂系の絶縁基板の表面あるいは内部、あるいはその双方にメタライズ配線層が形成された構造となり、代表例として、半導体素子、特にLSI等の半導体素子を収容するための半導体素子収納用パッケージが挙げられる。半導体素子収納用パッケージは、絶縁

基板としてアルミナに代表されるセラミックあるいはガラスセラミック、さらには有機樹脂等が用いられている。例えば、アルミナを用いた半導体素子収納用パッケージは、例えば、その表面および内部にWやMo等のメタライズ配線層が設けられ、さらに底面には、外部回路基板との接続パッドが形成される。さらに、その絶縁基板の上面中央部には、半導体素子が配設され、有機樹脂からなるアンダーフィル層によってパッケージBに接合固定されるとともに、半導体素子の接続パッドと絶縁基板表面の接続パッドとを接続端子を介して電気的に接続した構成からなる。

【0003】 あるいは、絶縁基板の上面中央部に、半導体素子を収容するためのキャビティを形成し、このキャビティ内に半導体素子を載置し、有機樹脂によって固定した後、基板によって気密封止するとともに、半導体素子の接続パッドとパッケージの接続パッドとをワイヤ等によって接続した構成も好適に用いられる。

【0004】 一般に半導体素子の集積度が高まるほど、それに形成される電極数も増大するが、これに伴い、これを収納する半導体収納用パッケージにおける外部回路基板との接続用端子電極数も増大する。ところが、電

数を増大させるとパッケージの大型化を招くため、パッケージの小型化への要求と相まって、パッケージの接続用端子電極の形成密度を高くする必要がある。

【0005】 かかる市場要求において、パッケージの下面にコパールなどの金属ピンを接続したピングリッドアレイ(PGA)が製品化されているが、最近、パッケージの4つの側面に導出されたメタライズ配線層にガルウイング状(L字状)の金属ピンが接続されたタイプのクワッドフラットパッケージ(QFP)、パッケージの4つの側面に電極パッドを備え、リードピンがないリードレスチップキャリア(LCC)、Siチップをフリップチップ実装したチップサイズパッケージ(CSP)、さらに絶縁基板の下面にクリン半田からなる接続端子を多数配置した、いわゆるランドグリッドアレイ(LGA)やボール状の半田からなる接続端子を用いた、いわゆるボールグリッドアレイ(BGA)等があり、これらの中でもBGAが最も高集積化が可能である。

【0006】 このボールグリッドアレイ(BGA)によれば、接続用電極に半田などのろう材からなる接続端子をろう付けし、この接続端子を外部回路基板の配線導体上に順次当接させ、しかる後、上記端子を約250〜400℃で加熱溶融し、接続端子に配線導体に接合させることにより外部回路基板に実装している。かかる実装構造により、半導体素子収納用パッケージの内部に収容されている半導体素子はその各電極がメタライズ配線層および接続用電極を介して外部回路に電気的に接続される。

【0007】

【発明が解決しようとする課題】 しかしながら、上記配線基板の実装構造では、半導体素子作動時に発する熱が、絶縁基板とプリント基板の両方に熱り及ぼし加えられ、これにより絶縁基板とプリント基板との熱膨張差に起因する大きな熱応力が発生する。特に、端子数が300を超えるパッケージや、大型のパッケージでは、その熱応力の影響が大きくなり、そのため、半導体素子の作動および停止の繰り返しによって、熱応力が絶縁基板と外部回路基板との間の半田からなる接続端子に作用し、その結果、接続端子、および接続端子と絶縁基板との界面、接続端子と外部回路基板との界面にクラックや割離が発生して電気的接続が損なわれたり、場合によっては破壊に至り、配線基板やパッケージをプリント基板に長期にわたり安定に電気的接続させることができないという問題があった。

【0008】 特に、これらのパッケージに使用される絶縁基板として、セラミックあるいはガラスセラミックを用いた場合には、強度や気密封止性、あるいはメタライズ配線層などとの多層化技術など、有機樹脂を用いる場合に比べて高い信頼性が得られているが、しかし、これらのセラミックあるいはガラスセラミック絶縁基板の熱膨張率は約4〜7ppm/℃程度であるのに対して、パ

【0000】また、有機酸脂質を含有する総脂質数においても、細菌性敗血症とバクテリウムの熱原性毒素は小さいものである。バクテリウムの表面に免疫された半増殖性毒素、特にシロリコウチの半増殖性毒素（熱原性毒素 $2-3 \text{ p.p.m.}/^\circ\text{C}$ 程度）であり、半増殖性毒素とバクテリウムの熱原性毒素数に起因してバクテリウスの半増殖性毒素と両方、バクテリウムと半増殖性毒素との間に効力集中が発生して、バクテリウムと半増殖性毒素から判断する恐れがある。

【0011】また、特許番号5-508736号の報では、バグーエにおける絶縁基と接隣基との接合面近傍のみに非導電性樹脂層を形成して、絶縁基と接隣基との界面に発生するクラックや割傷を防止できる、かつ配線基板の熱膨張を維持できることが開示されているものの、接隣基の一部のみに樹脂を設けて接隣基全体を強化すると、樹脂を設けない部分に応力集中が生じ、その部分でクラックや割傷が発生してしまう恐れがあった。

【0013】
課題を解決するための手段、本発明者らは、半導体材料を用いたパズル等の四角形状の配線基板と外部回路基板とに半田めらなる接続端子を介して実装構造において接合した結果、前記接続端子のうち、少なくとも一部に位置するもの外周表面を非導電性樹脂層によって被覆することにより、配線基板と外部回路基板とを接

【0014】すなわち、本発明の配線基盤の突設構造は、四角形状の絶縁基盤の表面および/または内部にミクライン配線構造を形成し、かつ表面に第一の接続パッドを形成してある配線基盤と、裏面に第二の接続パッドが形成された外部回路基盤と、を前記第一の接続パッドと前記第二の接続パッドとを半田による複数の接続端子を介してロウ付けして突設せしめる接装構造において、前記複数の接続端子のうち、少なくとも角部位置する接装端子の外面表面を被覆厚みが10～200μmの非導電性樹脂にて被覆したことを特徴とするものである。

【0015】ここで、前記非導電性樹脂のヤング率が1～30GPaであることが望ましい。

【発明の要旨の形態】図1に本発明の配極基板の要部構造について、その代表的な例である半導体素子収納用パッド3の要部構造の一例について概略断面図を示す。図1に示される、半導体素子収納用パッド3（以下、パッド3と略す。）は、セラムックス、ガラスセラミックスまたは有機樹脂を含有する四角形状の絶縁基板（以下、絶縁基板と略す。）1の表面および内部にメタライズ配線部（以下、配線部と略す。）2が配設され、また、パッド3のBの裏面には複数の第一の接続パッド3aが配設され、さらに第一の接続パッド3a裏面には、それぞれ半田めりなる接続端子4が設けられている。

【0018】第一の接続バツド3は、Cu、Au、A

【0019】また、バグゲージBの表面に実装される半導体素子Aは、その底面に複数の接続パッド7が設けられており、バグゲージBの表面のメタライズ配線層11と半田かなる接続端子8により電気的に接続されてより、その接続部周りは通導、たとえば型エポキシ樹脂、ノボラック型エポキシ樹脂などの熱硬化性樹脂が

【0020】一方、外部回路基板には、いわゆるアソート基板などの有機樹脂としてエポキシ樹脂、フェノール樹脂、アラミド樹脂、ポリイミド樹脂、ポリオレフィン樹脂から選ばれる少なくとも1種の架橋性樹脂を含む、さらにはアクリル成分としてケイ素を含む、ガラス-エポキシ樹脂、ガラス-ポリイミド樹脂複合材料などの有機樹脂を含む材料等からなる樹脂基体5の表面に、Cu、Au、Al、Ni、Pb—Snから選ばれた少なくとも1種の金属を含む第二の接続パッド6が被着形成されたものもある。なお、表面をAuやAu—Ni等のメッキ層によって被覆してもよい。

【0022】本発明によれば、接続端子4のうちの、少なくとも一部に位置する接続端子4aの外周表面を特定厚みの非導電性樹脂層（以下、樹脂層と略す。）10によって覆う被覆することができると付随的であり、これによってパワージェンシと外部回路基板Cとの熱伝導率に起因して発生する接続端子4、パワージェンシの第一の接続パッド3と接続端子4との界面、および外部回路基板Cの第二の接続パッド6と接続端子4との界面付近に発生するクラックや剥離を防止することができるとともに、パワージェンシや外部回路基板Cの放熱を阻害することがなく、パワージェンシに受給される半導体素子Aの温度上昇を防止して半導体素子Aの動作を防止することができるとする。

高たの中央部での横筋厚1.0の厚みであり、すなわち、本學期における横筋厚1.2の教員層からは、横筋厚1.2の教員層向上の効果が十分でなく、逆に、1.56 μ mを越えると半田が有する低酸性が失われ、横筋不良現象を生ずるとともに、配線基板の腐蝕性が低下する。

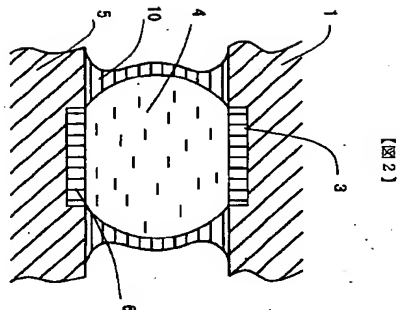
【0024】なお、複数の被膜電子4は、格子状に配置されるが、横筋厚1.0を形成する被膜電子4は、角部位置する被膜電子4aのみならず、望ましくは端部にも配置するの、さらには全ての被膜電子4に形成することにより、上流の17パッケージと外部回路基板との間に発生

【0026】さらに、本発明によれば、前述のバツケー

に、接続端子4が若干たわむことができ、前記応力集中を緩和することができる。

【0029】また、上記実装構造を得るには、例えば、

【0031】他方、外部回路基板Cの配線導体層（図1



フロントページの続き

Fターム(参考) 5E314 AA21 BB11 7701 GG09

5E319 AA03 AB03 AC01 BB01 CC22

CD45

5E336 AA04 BB02 BB05 BB14 BC34

CC34 CC55 BB05 GG03